

특 2000-0017349

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁶
B24C 11/00

(11) 공개번호 특2000-0017349
(43) 공개일자 2000년03월25일

(21) 출원번호	10-1999-0033887.
(22) 출원일자	1999년08월17일
(30) 우선권주장	1998-231602 1998년08월18일 일본(JP)
(71) 출원인	린텍 가부시키가이샤 쇼지 고메이 일본 도쿄도 이따바시구 혼조 23-23가부시키가이샤 도시바 니시무로 타이쵸 일본국 가나가와켄 가와사키시 사이와이구 호리가와쵸 72반지
(72) 발명자	다카하시가즈히로 일본국사이타마가와구치시시바5-3-17 에베가즈요시 일본국사이타마미나미사이타마군 시라오카초시모노다1375-19 다큐신야 일본국사이타마기타카즈시카군스기토마치다카노다이니시1-13-6
(74) 대리인	서종완

심사청구 : 없음

(54) 웨이퍼 이면연삭에 사용하기 위한 표면보호시트 및 그의 이용방법

요약

본 발명은 회로가 형성된 반도체 웨이퍼의 표면에 웨이퍼의 두께보다 그루브의 절삭깊이가 얇도록 그루브를 형성하는 단계 및 웨이퍼의 두께를 얇게 하고 최종적으로는 웨이퍼를 개개의 칩으로 분할되도록 웨이퍼의 이면을 연삭하는 단계를 포함하는 공정 중에 웨이퍼 이면연삭에 사용되고, 기재와 그 위에 형성된, 40℃에서 탄성률이 $1.0 \times 10^8 \text{ Pa}$ 이상의 점착제층을 포함하는 반도체 웨이퍼용 표면보호시트를 제공한다. 이 표면보호시트는 초박형 IC 칩을 고수율로 제조할 수 있는 공정에 적용할 수 있다.

도표도

도1

도2

도면의 간단한 설명

도 1은 본 발명의 표면보호시트의 단면도이다.

도 2 내지 5는 본 발명의 표면보호시트(점착시트)를 사용하는 박형 IC 칩의 제조방법의 단계를 나타낸다.

도 6은 종래의 이면연삭 방법에서 발생하는 칩 파손의 메커니즘을 나타낸다.

도면의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 웨이퍼 이면연삭시 회로표면을 보호하기 위해 사용되는 점착시트에 관한 것이다. 보다 상세하게는, 본 발명은 웨이퍼 이면을 연삭함으로써 웨이퍼의 두께를 얇게 하고, 최종적으로는 어들을 개개의 칩으로 분할하는 웨이퍼 가공방법에 사용되는 점착시트에 관한 것이다.

최근, IC 카드의 보급이 진행되고, 나아가서는 이들의 박형화가 요구되고 있다. 따라서, 약 350 μm 였던 반도체 칩의 두께를 50-100 μm 또는 그 이하까지 얇게 할 필요가 있다.

회로패턴을 형성한 후에 웨이퍼 이면을 연삭하는 것이 통상적으로 실시되어 왔다. 웨이퍼를 예컨대 두께 100 μm 이하까지 연삭하고자 한다면, 웨이퍼의 강도가 감소하여, 그 결과 웨이퍼는 파손되기 쉽다. 특히, 웨이퍼는 깨지기 쉬워서 웨이퍼 내에 근소한 홀결이 있더라도, 그 홀결에 의해 균열이 발생하고, 이 균열

은 웨이퍼 전체로 크게 성장하여, 칩의 수율을 현저하게 저하시킨다.

일본 특개평 제 5(1993)-335411호 공보에는 상기 균열 성장에 기인하는 웨이퍼의 파괴를 방지하기 위해, 웨이퍼 표면층으로부터 소정 깊이의 그루브(groove)를 형성한 후, 웨이퍼 이면을 연삭하는 반도체 칩의 제조방법이 개시되어 있다.

이러한 칩 제조방법에 있어서, 흠결을 기점으로 하는 웨이퍼내 균열의 성장은 그루브에 의해 중지될 수 있다.

그러나, 상기 방법에서도 칩의 파손은 발생하였다. 웨이퍼가 개개의 칩으로 분할되기 직전, 칩들은 극히 얇은 브릿지로 상호 연결된 상태에 있다. 도 6을 참조로 하여, 이면연삭기의 스피들에 접촉되고 연삭 중인 칩은 연삭력이 부가되는 방향과 부가된 연삭력의 크기에 있어서 스피들에 접촉되지 않은 인접한 칩과 다르다. 이 힘의 차이는 칩의 위치이탈과 상기 얇은 브릿지의 균열을 야기하여, 칩의 파손을 초래한다.

특히, 종래에 광범위하게 사용된 표면보호시트의 사용시, 그 표면보호시트의 점착제가 비교적 연질이기 때문에, 칩의 위치이탈도는 크고, 칩은 파손되기 쉽다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기 선행기술을 감안하여 완성하였다. 본 발명의 목적은 초박형 IC 칩을 고수율로 제조할 수 있는 공정에 적용할 수 있는 표면보호시트를 제공하는 것이다.

발명의 구성 및 작용

본 발명의 하나의 요지는, 회로가 형성된 반도체 웨이퍼의 표면에 웨이퍼의 두께보다 그루브의 절삭깊이가 얕도록 그루브를 형성하는 단계 및 웨이퍼의 두께를 얇게 하고 최종적으로는 웨이퍼를 개개의 칩으로 분할되도록 웨이퍼의 이면을 연삭하는 단계를 포함하는 공정 중에 웨이퍼 이면연삭에 사용되는 반도체 웨이퍼용 표면보호시트를 제공하는 것으로,

상기 표면보호시트는 기재와 그 위에 형성된, 40°C에서 탄성률이 1.0×10^6 Pa 이상인 점착제층을 포함한다.

상기 점착제층은 에너지선 경화형 점착제로 되는 것이 바람직하다. 또한 그 점착제층의 전단박리력이 10 kg/cm^2 이상인 것이 바람직하다.

더욱이, 본 발명에서는, 표면보호시트가 40 kg/cm^2 에서 압축변형률 (compressive strain)이 0.1 내지 5.0% 인 것이 바람직하다.

본 발명의 표면보호시트를 사용하면, 초박형 IC 칩을 고수율로 제조할 수 있다.

본 발명의 또 다른 요지는, 다음의 단계를 포함하는 웨이퍼 이면연삭 방법을 제공하는 것이다:

회로가 형성된 반도체 웨이퍼 표면에, 그루브의 절삭깊이가 웨이퍼의 두께보다 얕도록 그루브를 형성하는 단계,

반도체 회로가 형성된 웨이퍼 표면에 상기 표면보호시트를 부착하는 단계, 및

상기 웨이퍼의 두께를 얇게 하고, 최종적으로는 개개의 칩으로 분할되도록 웨이퍼의 이면을 연삭하는 단계.

이하, 첨부 도면을 참조하면서, 본 발명을 상세하게 설명한다.

도 1을 참조하여, 본 발명의 표면보호시트 10은 기재 1과 그 위에 형성된 점착제층 2를 포함한다.

기재 1은 특별히 한정되지 않으며, 다양한 박층재료가 사용될 수 있다. 예컨대 종이, 금속박 및 합성수지 필름이 기재 1로서 사용될 수 있다. 특히, 본 발명에서는, 내수성, 내열성 등의 관점으로부터 합성수지 필름을 사용하는 것이 바람직하다. 합성수지 필름의 예는 폴리에틸렌, 폴리프로필렌, 폴리부텐 및 폴리메탈렌 등의 폴리올레핀 필름; 및 폴리비닐 클로라이드, 폴리비닐리덴 클로라이드, 폴리에틸렌 테레프탈레이트, 폴리에틸렌 나프탈레이트, 폴리부틸렌 테레프탈레이트, 폴리부타디엔, 폴리우레탄, 에틸렌/비닐 아세테이트 공중합체, 에틸렌/(메타)아크릴산 공중합체, 에틸렌/(메타)아크릴레이트 공중합체, 이오노머, 폴리스티렌 및 폴리아미드 등의 다른 중합체 필름을 포함한다.

두께와 영률의 곱이 1.0 내지 1000 kg/cm , 특히 3.0 내지 500 kg/cm 인 기재가 기재 1로서 바람직하게 사용된다.

상기 기재 1의 두께는 일반적으로 5 내지 $300 \mu\text{m}$, 바람직하게는 10 내지 $200 \mu\text{m}$ 의 범위에 있다. 기재 1은 상술한 각종 필름 중 어느 한 필름의 단층 또는 이들의 적층이어도 좋다.

적층 필름에 대해서, 필름은 예컨대 건조적층화(dry lamination)에 의해 직접 상호 간에 적층되거나, 또는 예컨대 점착제의 매개물을 통해 적층될 수 있다.

또한 기재 1의 상면, 즉 점착제층 2가 배치되는 측의 표면은 점착제와의 밀착성을 향상시키기 위해, 코로나 처리하거나 또는 프라이머 등의 다른 층이 제공될 수 있다.

후술하는 점착제층 2가 에너지선 경화형 점착제로 되는 경우, 점착제층 2는 에너지선으로 조사될 수 있다. 이 경우, 기재 1을 구성하는 필름은 투명해야 한다.

본 발명의 표면보호시트 10에서, 상기 기재 1 위에 점착제층 2가 형성된다.

점착제층 2는 40°C에서 탄성률이 1.0×10^6 Pa 이상, 바람직하게는 1.0×10^6 Pa 내지 1.0×10^8 Pa인 점착제층

으로 된다. 반도체 웨이퍼의 이면연삭 중에, 표면보호시트 10은 표면을 보호할 뿐만 아니라 웨이퍼를 고정시킨다. 이면연삭 중에, 연삭열이 발생하고, 이 열은 표면보호시트 10으로 전달되어 점착제를 2의 온도가 약 20 내지 60°C가 된다. 일반적인 점착제는 가열에 의해 쉽게 연성화되기 때문에, 연삭의 진행에 따라 이들의 연성화가 증가하여 웨이퍼(칩)의 이동을 유발한다. 그러나, 본 발명에서는 40°C에서 탄성률이 1.0×10^6 Pa 이상의 점착제를 사용하기 때문에, 도 6에 도시한 바와 같은 거동을 억제함으로써, 칩의 파손을 방지할 수 있다.

또한 40°C에서 탄성률이 1.0×10^6 Pa를 초과하는 점착제는 칩 파손을 방지할 수 있다. 그러나, 이들을 사용하면, 다른 점착제 성능을 유지하는 것이 곤란해지기 쉽다.

상기 탄성률은 웨이퍼가 고정되는 동안 웨이퍼의 이면을 연삭할 때 측정되는 탄성률을 의미한다. 예컨대 에너지선 경화형 점착제와 같이 에너지선 조사에 의해 탄성률이 변화할 수 있는 점착제를 사용하면, 점착제를 2를 웨이퍼에 부착하고, 에너지선 조사에 의해 점착제층을 경화시킨 후에 웨이퍼의 이면연삭을 실시할 수 있다. 이 경우, 상기 탄성률은 웨이퍼가 고정되는 동안 웨이퍼의 이면을 연삭할 때 측정되는 탄성률, 즉 에너지선 조사에 의해 경화된 점착제층의 탄성률을 의미한다.

탄성률은 비틀림전단법(탄성률 E') 또는 인장압축법(탄성률 E'')에 의해 측정될 수 있다. 에너지선 경화형 점착제의 탄성률은 에너지선 조사 전에는 비틀림전단법에 의해 측정되고, 에너지선 조사 후에는 인장압축법에 의해 측정된다. 선형 영역에서 탄성률 E' 와 탄성률 E'' 는 일반적으로 관계식 $E' = 3E''$ 를 만족한다. 본 발명을 규정하는 상기 탄성률은 인장압축법에 의해 측정된 것을 의미한다. 비틀림전단법에 의해 측정되면, 식 $E' = 3E''$ 를 이용하여 환산한다.

상기 탄성률을 나타내는 한, 본 발명에서 사용하는 점착제는 한정되지 않는다. 예컨대 고무계, 마크릴계, 실리콘계, 폴리비닐에테르계 점착제가 사용될 수 있다. 본 발명에서는 에너지선 경화형 점착제를 사용하는 것이 바람직하다. 또한 에너지선 경화형 및 가열발포형 점착제도 사용될 수 있다.

그 재료의 유형에 따라 다르지만, 점착제층 2의 두께는 일반적으로 약 3 내지 100 μm , 바람직하게는 약 10 내지 50 μm 이다.

상기 점착제로서, 다양한 점착제가 사용될 수 있다. 본 발명에서는 에너지선 경화형 점착제를 사용하는 것이 바람직하다. 에너지선 경화형(광경화형, 자외선 경화형, 전자선 경화형) 점착제로서, 예컨대 일본 특개평 1(1989)-56112호 및 일본 특개평 7(1995)-135189호 공보에 기재된 것이 바람직하게 사용되지만, 본 발명에 유용한 에너지선 경화형 점착제의 범위를 한정하는 것은 아니다.

에너지선 경화형 점착제에 포함되는 에너지선 중합성 화합물로서, 예컨대 일본 특개평 제60(1985)-196,956호 및 제60(1985)-223,139호 공보에 개시된 바와 같이 광조사에 의해 3차원 망상구조로 전환될 수 있는 분자내 광중합성 탄소-탄소 이중결합을 적어도 2개 이상 갖는 저분자량 화합물이 광범위하게 사용된다. 이들의 구체적인 예는 트리메틸올프로판 트리아크릴레이트, 펜타에리스리올 트리아크릴레이트, 펜타에리스리올 테트라아크릴레이트, 디펜타에리스리올 모노히드록시펜타아크릴레이트, 디펜타에리스리올 헥사아크릴레이트, 1,4-부틸렌글리콜 디아크릴레이트, 1,6-헥산디올 디아크릴레이트, 폴리메틸렌글리콜 디아크릴레이트 및 시판 중인 올리고에스테르 아크릴레이트를 포함한다.

더욱이, 에너지선 중합성 화합물로서, 상기 마크릴레이트계 화합물 외에, 우레탄 아크릴레이트계 올리고머를 사용할 수 있다. 우레탄 아크릴레이트계 올리고머는 폴리에스테르형 또는 폴리에테르형 등의 폴리에테르 화합물과 2,4-톨릴렌 디이소시아네이트, 2,6-톨릴렌 디이소시아네이트, 1,3-크실릴렌 디이소시아네이트, 1,4-크실릴렌 디이소시아네이트 또는 디페닐메탄-4,4'-디이소시아네이트 등의 폴리이소시아네이트를 반응시켜 얻어지는 이소시아네이트-말단 우레탄 중합체를, 2-히드록시에틸 아크릴레이트, 2-히드록시에틸 메타크릴레이트, 2-히드록시프로필 아크릴레이트, 2-히드록시프로필 메타크릴레이트, 폴리에틸렌 글리콜 아크릴레이트 또는 폴리에틸렌 글리콜 메타크릴레이트 등의 히드록실 함유 아크릴레이트 또는 메타크릴레이트를 반응시켜 얻을 수 있다.

에너지선 중합성 화합물 대 에너지선 경화형 점착제 중의 마크릴계 점착제에 배합비에 대해서, 마크릴계 점착제 100 중량부 당 에너지선 중합성 화합물은 바람직하게는 50 내지 200 중량부, 특히 바람직하게는 50 내지 150 중량부, 특히 바람직하게는 70 내지 120 중량부가 사용되는 것이 바람직하다. 이 경우, 얻어진 점착시트의 초기 점착력은 크고, 에너지선으로 점착제를 조사시 점착력은 급격히 저하된다. 따라서, 칩체와 마크릴계 에너지선 경화형 점착제층의 계면에서 박리를 실시함으로써, 칩체를 픽업할 수 있다.

마크릴계 에너지선 경화형 점착제층은 흑색으로서 에너지선 중합성기를 갖는 에너지 경화형 공중합체로부터 형성될 수 있다. 이러한 에너지선 경화형 공중합체는 동시에 충분한 점착성 및 에너지선 경화성을 동시에 나타낸다. 흑색으로서 에너지선 중합성기를 갖는 에너지선 경화형 공중합체는 예컨대 일본 특개평 제 5(1993)-32,946호 및 제8(1996)-27,239호 공보에 상세하게 기재되어 있다. 이 점착제는 탄성률을 감소시키는 저분자량 물질의 혼입을 생략함으로써 고탄성률을 쉽게 얻을 수 있다.

상기 마크릴계 에너지선 경화형 점착제는 에너지선 조사 전에는 피착체에 대해 충분한 점착력을 갖고, 에너지선 조사시에는 점착력이 현저하게 감소한다. 즉, 칩체는 에너지선 조사 전에는 충분한 점착력을 유지하지만, 에너지선 조사 후에는 칩체를 쉽게 박리할 수 있다.

상기 점착제층 2의 전단박리력은 바람직하게는 $10\text{kg}/\text{cm}^2$ 이상, 보다 바람직하게는 10 내지 $100\text{kg}/\text{cm}^2$, 훨씬 바람직하게는 10 내지 $50\text{kg}/\text{cm}^2$ 의 범위에 있다. 에너지선 경화형 점착제에 대해서, 전단박리력도 에너지선 조사의 실시 여부에 따라 변한다. 본 발명에서는 상기 탄성률과 같이, 전단박리력은 웨이퍼를 고정하는 동안 이면연삭을 실시할 때 측정되는 것을 의미한다. 에너지선 경화형 점착제의 점착력은 에너지선 조사시 격감하기 때문에, 연삭단계 중에 박리되기 쉽다. 그러나, 전단방향의 용력(전단박리력)이 강하면, 180° 박리력에 관계없이 연삭단계 중에 박리가 억제된다. 따라서, 전단박리력이 상기 범위내이면, 이면연삭 중에 웨이퍼(칩)를 견고하게 고정함으로써, 칩의 파손을 방지할 수 있다.

본 발명의 표면보호시트의 압축변형률은 바람직하게는 0.1 내지 5.0%, 더 바람직하게는 0.5 내지 4.5%의 범위에 있다.

시트의 압축변형률은 일본공업표준 (JIS) K 7208에 의거하여, 하중 40kg/cm²하에서 측정된 값이다.

시트의 압축변형률이 상기 범위내이면, 스펀들과 접촉되고 연삭 중인 칩과 스펀들과 접촉되지 않은 인접한 칩과의 고정치가 비교적 작게 되어, 칩의 파손(균열)을 방지할 수 있다.

본 발명의 표면보호시트 10은 반도체 회로가 형성된 표면과 이면을 갖는 소정 두께의 웨이퍼를 제공하고, 웨이퍼 표면상에 그 웨이퍼 두께보다 얇은 절삭깊이의 그루브를 형성하고, 그리고 상기 웨이퍼의 이면을 연삭함으로써, 웨이퍼의 두께를 얇게 하고, 최종적으로는 개개의 칩으로 분할하는 웨이퍼 이면연삭 방법에서 웨이퍼 표면을 보호하고, 웨이퍼를 일시적으로 고정하기 위한 수단으로서 사용된다.

보다 구체적으로, 표면보호시트 10은 하기 공정을 포함하는 웨이퍼 이면연삭 방법에 사용된다.

제1공정: 복수의 회로를 분할하기 위한 스트리트(street)를 따라 웨이퍼 3의 표면으로부터 절삭하여 소정 깊이의 그루브 4를 형성한다(도 2 참조).

제2공정: 상기 웨이퍼 3의 전체표면이 피복되도록 본 발명의 표면보호시트 10을 부착한다(도 3 참조).

제3공정: 상기 그루브 4의 저부를 제거하고, 소정의 두께가 되도록 웨이퍼의 이면을 연삭함으로써, 개개의 칩 5로 분할을 실시한다(도 4 참조).

이후, 점착제층 2를 에너지선 경화형 점착제로 형성하면, 점착제층 2를 에너지선으로 조사하여 점착력을 감소시킨다. 칩의 연삭면에 점착테이프(일본 특개평 5(1993)-335411호 공보에 기재된 마운팅테이프)를 부착시키고, 표면보호시트 10을 박리한다(도 5참조). 점착테이프로부터 칩을 픽업하고, 소정의 기재상에 마운팅한다.

점착제층 2를 연질의 에너지선 경화형 점착제로 형성하면, 상기 제2공정의 기재측으로부터 에너지선을 조사하여, 점착제층 2의 탄성률을 상술한 범위로 제어할 수 있다. 이 경우, 개개의 칩 5로 분할한 후에 에너지선을 더 조사할 필요가 없다.

상기 방법으로 박형 IC 칩을 고수율로 용이하게 제조할 수 있다.

본 발명의 효과

이상 설명한 바와 같이, 본 발명의 표면보호시트에 의해 초박형 IC 칩을 고수율로 제조할 수 있다.

실시예

본 발명은 하기 실시예를 참고로 하여 보다 상세히 설명되지만, 본 발명의 범위를 한정하는 것은 아니다.

실시예 및 비교예에서, 탄성률, 전단박리력, 시트의 압축변형률 및 균열 발생률을 하기 방법에 의해 측정하였다.

탄성률

(1) 탄성률 E'(비틀림전단법)

시험편: 직경 8mm × 높이 3mm의 원주,

측정기: DYNAMIC ANALYZER RDA 11(레오메터릭 사이언티픽 에프.미사 제),

측정 주파수: 1Hz

비틀림전단법에 의해 탄성률을 측정하면, E'값을 3배로 하여 E'값으로 환산하였다.

(2) 탄성률 E'(인장압축법)

시험편: 50mm(길이) × 4mm(폭) × 0.5mm(두께)

측정기: RHEOVIBRON DDV-II-EA(오리엔텍사 제)

측정 주파수: 11Hz

전단박리력

시험편: 15mm(폭) × 100mm(길이)

측정기: INSTRON MODEL 4204(인스트론사 제)

시험편과 이에 부착된 웨이퍼 면적이 15mm × 15mm이 되도록 상기 시험편을 경면(specular) 웨이퍼에 1kg 로울러를 사용하여 부착하였다.

시험편과 웨이퍼를 각각의 척(chuck)으로 고정하고, 헤드 속도 50mm/분에서 수직방향(전단방향)으로 박리하여 측정하였다.

시트의 압축변형률

일본공업표준 (JIS) K 7208에 의거하여, 하기의 방법으로 압축변형률을 측정하였다.

10mm × 10mm의 시트를 적층하여 두께 5mm의 시료를 제작하였다. INSTRON MODEL 4204(인스트론사 제)를 사용하여 시험속도 5mm/분에서 두께 방향으로 시료에 하중을 가하여 압축하중/변형 곡선을 얻었다. 곡선

값으로부터, 압축하중 40kg/cm^2 에서 압축변형률을 계산하였다.

균열발생률

직경 6인치 및 두께 $700\mu\text{m}$ 의 실리콘 웨이퍼를 다이싱 시트(dicing sheet, 린텍사 제 Adwill D-628)에 부착하고, 두께 $35\mu\text{m}$ 의 블레이드를 사용하는 DAD 2H/6T(디스코사 제)를 사용하여 절삭깊이는 $400\mu\text{m}$ 이고 칩 크기는 10mm 정방형인 그루브를 형성하였다. 이후, 각 실시예 및 비교예에서 제조한 점착시트를 웨이퍼의 그루브 형성된 면에 부착하였다. 다이싱 시트를 박리하고, DF6 840(디스코사 제)를 사용하여 웨이퍼 두께가 $80\mu\text{m}$ 로 될 때까지 연삭하였다. 실시예 4에서는 연삭단계 전에 점착제층의 에너지선(자외선) 조사를 실시하였다. 실시예 1 내지 3 및 비교예에서는 연삭과정 종료 후에 점착제층의 에너지선(자외선) 조사를 실시하였다. 실시예 5에서는 점착제층의 에너지선(자외선) 조사를 실시하지 않았다. 상기 점착시트를 박리하였고, 분할된 칩 중에서 균열된 칩의 개수를 세었다. 균열발생률을 하기의 식으로 계산하였다.

$$\text{균열발생률(\%)} = \frac{\text{균열된 칩의 개수}}{\text{칩의 총수}} \times 100$$

실시예 1

부틸 아크릴레이트 60중량부, 메틸 메타크릴레이트 10중량부 및 2-히드록시에틸 아크릴레이트 30중량부로 제조한 중량 평균 분자량 300,000의 아크릴계 공중합체의 25% 에틸아세테이트 용액 100중량부를 메타크릴로일옥시메틸 이소시아네이트 7.0중량부와 반응시켜, 에너지선 경화형 공중합체를 얻었다. 고형분 함량 기준으로, 에너지선 경화형 공중합체 100중량부에 대해 폴리이소시아네이트 화합물(니폰 폴리우레탄 인더스트리사 제 Coronate L) 0.5중량부 및 광중합 개시제(시바 스페셜티 케미칼사 제 Irgacure 184) 1.0중량부를 혼합하여 에너지선 경화형 점착제를 얻었다.

에너지선 경화형 점착제를 건조 후의 도포두께가 $20\mu\text{m}$ 가 되도록 두께 $110\mu\text{m}$ 의 폴리에틸렌 필름(영률 \times 두께 = 14.3kg/cm^2)에 도포하였다. 100°C 에서 1분간 건조하여, 점착시트를 얻었다.

이 점착시트를 사용하여 상기 시험을 실시하였다. 결과를 표 1에 나타낸다.

실시예 2

부틸 아크릴레이트 55중량부, 메틸 메타크릴레이트 10중량부, 메틸 아크릴레이트 5중량부 및 2-히드록시에틸 아크릴레이트 30중량부로부터 제조한 중량 평균 분자량 300,000의 아크릴계 공중합체의 25% 에틸아세테이트 용액 100중량부를 메타크릴로일옥시메틸 이소시아네이트 7.0중량부와 반응시켜 에너지선 경화형 공중합체를 얻은 것을 제외하고는, 실시예 1과 동일한 과정을 반복하였다. 그 결과를 표 1에 나타낸다.

실시예 3

부틸 아크릴레이트 50중량부, 메틸 메타크릴레이트 20중량부 및 2-히드록시에틸 아크릴레이트 30중량부로부터 제조한 중량 평균 분자량 300,000의 아크릴계 공중합체의 25% 에틸아세테이트 용액 100중량부를 메타크릴로일옥시메틸 이소시아네이트 7.0중량부와 반응시켜 에너지선 경화형 공중합체를 얻은 것을 제외하고는, 실시예 1과 동일한 과정을 반복하였다. 그 결과를 표 1에 나타낸다.

실시예 4

부틸 아크릴레이트 90중량부 및 2-히드록시에틸 아크릴레이트 10중량부로부터 제조한 중량 평균 분자량 300,000의 아크릴계 공중합체 100중량부; 상기 아크릴계 공중합체와 반응하지 않는 불포화기를 함유한 성분으로서 중량 평균 분자량 7000의 우레탄 아크릴레이트계 올리고머(상품명: SEIKABEAM PU-4; 다이니치세 미카 컬러 앤 케미칼스 임프리지사 제) 120중량부; 폴리이소시아네이트 화합물(니폰 폴리우레탄 인더스트리사 제 Coronate L) 10중량부; 및 광중합 개시제 4.0중량부(시바 스페셜티 케미칼사 제 Irgacure 184)를 모두 혼합하여, 에너지선 경화형 점착제를 얻었다. 이 점착제를 사용하여, 연삭과정 전에 에너지선을 조사하는 것을 제외하고는, 실시예 1과 동일한 방식으로 점착시트를 제조하였다.

이 점착시트를 사용하여 상기 시험을 실시하였다. 그 결과를 표 1에 나타낸다.

실시예 5

실시예 1의 에너지선 경화형 점착제 대신에, 폴리이소시아네이트 화합물(Coronate L) 20중량부와 이소부틸 아크릴레이트 80중량부, 메틸 메타크릴레이트 15중량부 및 2-히드록시에틸 아크릴레이트 5중량부로부터 제조한 중량 평균 분자량 500,000의 아크릴계 공중합체의 고형분 함량 기준으로 100중량부를 혼합하여 얻은 아크릴계 재박리형 점착제를 사용하는 것을 제외하고는, 실시예 1과 동일한 과정을 반복하였다. 결과를 표 1에 나타낸다.

비교예 1

2-에틸헥실 아크릴레이트 80중량부 및 2-히드록시에틸 아크릴레이트 20중량부로부터 제조한 중량 평균 분자량 300,000의 아크릴계 공중합체의 25% 에틸아세테이트 용액 100중량부를 메타크릴로일옥시메틸 이소시아네이트 4.7중량부와 반응시켜 에너지선 경화형 공중합체를 얻은 것을 제외하고는, 실시예 1과 동일한 과정을 반복하였다. 그 결과를 표 1에 나타낸다.

비교예 2

부틸 아크릴레이트 60중량부, 메틸 메타크릴레이트 10중량부 및 2-히드록시에틸 아크릴레이트 30중량부로부터 제조한 중량 평균 분자량 300,000의 아크릴계 공중합체의 25% 에틸아세테이트 용액 100중량부를 메타크릴로일옥시메틸 이소시아네이트 3.0중량부와 반응시켜 에너지선 경화형 공중합체를 얻은 것을 제외하고는, 실시예 1과 동일한 과정을 반복하였다. 그 결과를 표 1에 나타낸다.

비교예 3

에너지선으로 조사하지 않은 실시예 4의 점착시트를 사용하여 시험하였다. 그 결과를 표 1에 나타낸다.

[표 1]

	점착제의 탄성률 (40℃)(Pa)	전단박리력(kg/cm ²)	압축변형률(%)	균열발생률(%)
실시예 1	1.07×10^5	10.8	4.4	0
실시예 2	1.10×10^5	12.8	4.1	0
실시예 3	1.48×10^5	13.5	3.6	0
실시예 4	4.55×10^5	33.7	3.2	0
실시예 5	6.71×10^5	11.5	3.5	0
비교예 1	2.00×10^4	7.9	6.2	7
비교예 2	8.66×10^4	9.6	5.5	0.2
비교예 3	1.78×10^4	6.5	7.2	9

(57) 청구의 범위

청구항 1

회로가 형성된 반도체 웨이퍼의 표면에 웨이퍼의 두께보다 그루브의 절삭깊이가 얇도록 그루브를 형성하는 단계 및 웨이퍼의 두께를 얇게 하고 최종적으로는 웨이퍼를 개개의 칩으로 분할되도록 웨이퍼의 이면을 연삭하는 단계를 포함하는 공정 중에 웨이퍼 이면연삭에 사용되고, 기재와 그 위에 형성된, 40℃에서 탄성률이 1.0×10^5 Pa 이상인 점착제층을 포함하는 반도체 웨이퍼용 표면보호시트.

청구항 2

제1항에 있어서, 상기 점착제층이 에너지선 경화형 점착제로 되는 표면보호시트.

청구항 3

제1항 또는 제2항에 있어서, 점착제층의 전단박리력이 10kg/cm^2 이상인 표면보호시트.

청구항 4

제1항 또는 제2항에 있어서, 압축변형률이 40kg/cm^2 에서 0.1 내지 5.0%인 표면보호시트.

청구항 5

제3항에 있어서, 압축변형률이 40kg/cm^2 에서 0.1 내지 5.0%인 표면보호시트.

청구항 6

하기 단계를 포함하는 웨이퍼 이면연삭 방법:

회로가 형성된 반도체 웨이퍼 표면에, 그루브의 절삭깊이가 웨이퍼의 두께보다 얇도록 그루브를 형성하는 단계,

반도체 회로가 형성된 웨이퍼 표면에 기재와 그 위에 형성된, 40℃에서 탄성률이 1.0×10^5 Pa 이상인 점착제층을 포함하는 표면보호시트를 부착하는 단계, 및

상기 웨이퍼의 두께를 얇게 하고, 최종적으로는 웨이퍼가 개개의 칩으로 분할되도록 웨이퍼의 이면을 연삭하는 단계.

청구항 7

제6항에 있어서, 점착제층을 에너지선 경화형 점착제로 하고, 표면보호시트를 반도체 회로가 형성된 웨이퍼 표면에 부착한 후, 40℃에서 점착제층의 탄성률이 1.0×10^5 Pa 이상이 되도록 점착제층을 에너지선으로 조사하는 방법.

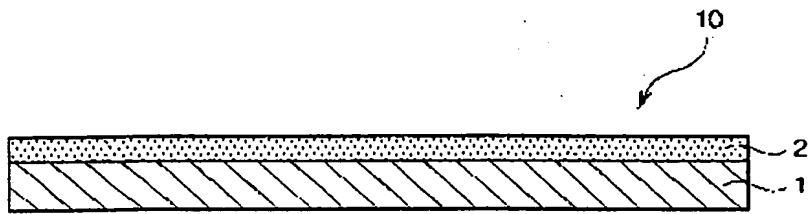
청구항 8

제7항에 있어서, 에너지선으로 조사한 점착제층의 전단박리력이 10kg/cm^2 이상인 방법.

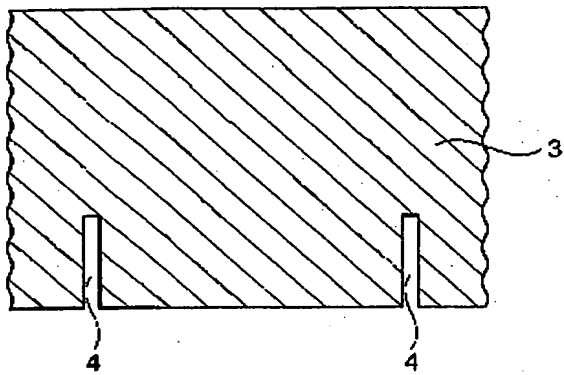
청구항 9

제7항 또는 제8항에 있어서, 에너지선으로 조사한 후, 표면보호시트의 압축변형률이 40kg/cm^2 에서 0.1 내지 5.0%인 방법.

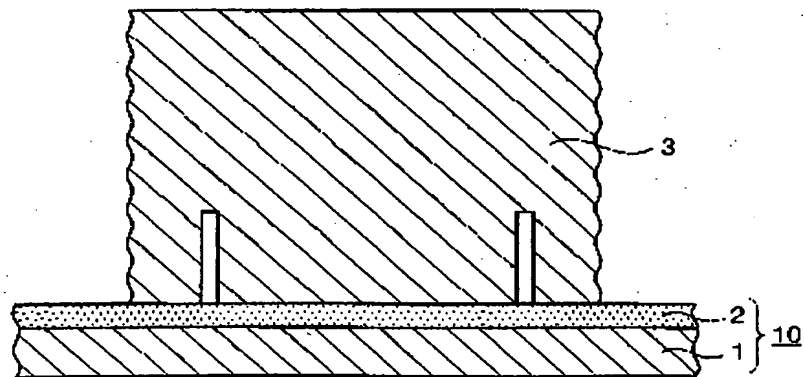
도 1



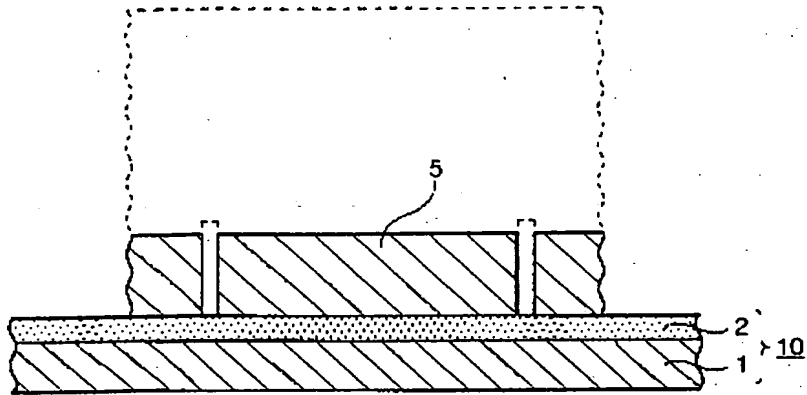
도 2



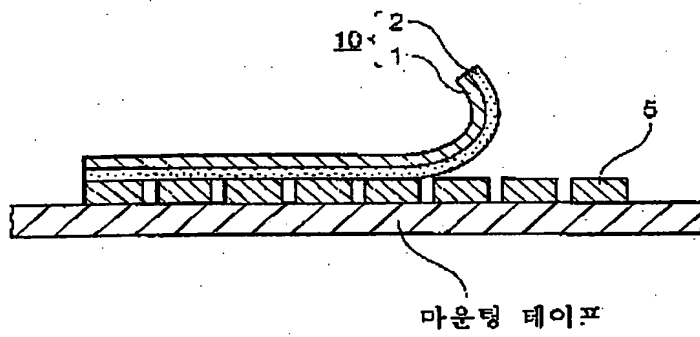
도 3



도면4



도면5



도면6

